

ABSTRACT

BINARY-DECISION-DIAGRAM (BDD) APPROACH FOR DIGITAL LOGIC CIRCUITS REDUCTION

Submitted By: Dilovan Asaad Majeed Zebari

Submitted To: Assoc. Prof. Dr. Nadire Çavuş

Nowadays, designers of digital logic circuits looking for getting as possible as maximum accuracy for the designed circuits with as possible as minimum consumed time and finally with as possible as minimum effort. Overcoming all of these constraints cannot be achieved by traditional approaches even when using Karnaugh-Map especially when using more than 4-input variables. The most important problem faced the designers is selecting which and how the optimum solution(s), taking in the consideration that variables-order playing the main role to decide how many equivalent digital logic circuits can be extracted from the original one.

This thesis depends on the Binary Decision Diagram (BDD) approach to be used to represent in symbolic manner a set of input-variables. It is largely used in the field of formal checking. The variable ordering is a very important step in the BDD optimization process. A good order of variables will reduce considerably the size of a BDD.

This work depends on developing logical models predict the number of nodes in a BDD in order to predict the complexity of the design in terms of the time needed to optimize it and verify it is logic circuit. A complete system is produced that deals with any combinational digital logic circuit with any number of input-variables. The whole stages can be applied on all possible sets of input-variables and calculate the reduction-ratios (Nodes, Leaves and Edges) reductions. Then providing the ability of determining the optimal solution from a huge number of treated solutions to select the best order of input-sets for the circuit.

Keywords: Logic Design, Combinational Circuit, Tree, Decision Tree, Binary Decision Tree, Binary Decision Diagram.

ÖZET

SAYISAL MANİK DEVRELERİ İNDİRGEMESİ İÇİN İKİLİ KARAR DİYAGRAMLARI YAKLAŞIMI

Öğrenci: Dilovan Asaad Majeed Zebari

Danışman: Assoc. Prof. Dr. Nadire Çavuş

Sayısal mantık devre tasarımcıları bugünlerde devreleri tasarlamak için olabildiğince en az harcanan zamanda ve en az emekle en doğru kesinliği aramaktadır. Bu sınırlılıkların aşılması, geleneksel yaklaşımlarla, örneğin dört girdi değişkenli kullanılan Karnaugh-Map ile pek uygun görülmemektedir. Tasarımcıların karşılaştıkları en önemli problem, söz konusu bu değişken düzeninin kararlarda nasıl bir rol aldığına ve bunların orijinal olanlarından hangilerinin sayısal mantık devreleri genişletilerek kullanıldığına yönelik optimum çözümlerin nasıl seçileceğidir.

Bu tez, İkili Karar Ağacı (İKA) yaklaşımının sembolik tarz bir dizi girdi değişkenleri içerisindeki kullanımlarının temsiliyetini içermektedir. Daha geniş anlamda resmi kontrol alanlarında kullanılmaktadır. İKA optimizasyon sürecinde değişken sıralaması çok önemli bir adımdır. İyi bir değişken sırası, İKA'nın büyüklüğünü epeyce düşürür.

Bu çalışma, İKA içerisindeki bir dizi sayı nodlarının öngörülmesine yönelik mantıksal modeller geliştirmeyi amaçlamaktadır. Bunun nedeni ise, söz konusu bu tasarımın karmaşıklığını zaman gereksinimlerini optimize edebilmek açısından mantık devreleri öngörebilmek ve doğrulamak içindir. Bir dizi girdi değişkenleri ile birlikte kombinasyonel digital logic circuits için bu çalışmada tam bir sistem üretildi. Tüm aşamalar, girdi değişkenlerinin muhtemel (olası) setlerine uygulanabilir. Bunlar indirgemeci oranlarla hesaplanmaktadır. Daha sonra, çoklu çözüm kümesinden en iyi derece devre için kümelerin seçiminde optimal çözümlerin belirlenmesinin kabiliyetini sağlaması amaçlanmıştır.

Anahtar Kelimeler: Mantık Tasarımı, Kombinasyonel Devre, Ağaç, Karar Ağacı, İkili Karar Ağacı, İkili Karar Diyagramı.